

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2002229530 A

(43) Date of publication of application: 16.08.02

(51) Int. Cl

G09G 3/36

G02F 1/133

G09G 3/20

(21) Application number: 2001332922

(71) Applicant: SEIKO EPSON CORP

(22) Date of filing: 30.10.01

(72) Inventor: AOKI TORU

(30) Priority: 01.12.00 JP 2000366966

(54) LIQUID CRYSTAL DISPLAY DEVICE, IMAGE SIGNAL CORRECTION CIRCUIT, IMAGE SIGNAL CORRECTION METHOD AND ELECTRONIC EQUIPMENT

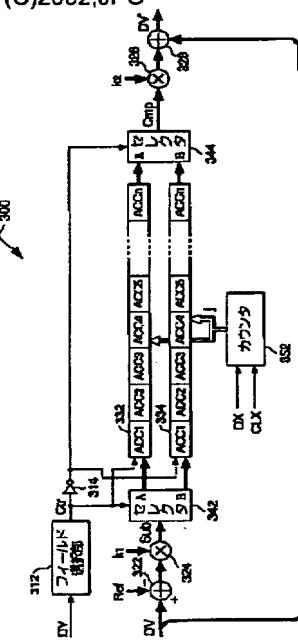
image signal DO of the column, for correction.

(57) Abstract:

PROBLEM TO BE SOLVED: To eliminate degradation in display quality caused by so-called vertical cross-talk by correcting image signals.

SOLUTION: A liquid crystal display device is provided with a subtracter 322 that calculates the difference between an image signal and a reference signal. The image signal has information corresponding to the density of a pixel arranged in a matrix extending in row and column directions and being supplied in synchronization with horizontal scanning in the row direction and vertical scanning in the column direction. The reference signal has information corresponding to a reference density. The liquid crystal display device is also provided with a first accumulator group 332 and a second accumulator group 334 that accumulate the difference for each column for one vertical scanning period; and an adder 328 that adds a value corresponding to an accumulated value associated with a column to the

COPYRIGHT: (C)2002,JPO



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2002-229530
(P2002-229530A)

(43)公開日 平成14年8月16日(2002.8.16)

(51)Int.Cl. ⁷	識別記号	F I	テマコード(参考)
G 09 G 3/36		G 09 G 3/36	2 H 0 9 3
G 02 F 1/133	5 5 0	G 02 F 1/133	5 5 0 5 C 0 0 6
G 09 G 3/20	6 1 1	G 09 G 3/20	6 1 1 D 5 C 0 8 0
	6 1 2		6 1 2 U
	6 2 3		6 2 3 R

審査請求 有 請求項の数9 O L (全13頁)

(21)出願番号	特願2001-332922(P2001-332922)
(22)出願日	平成13年10月30日(2001.10.30)
(31)優先権主張番号	特願2000-366966(P2000-366966)
(32)優先日	平成12年12月1日(2000.12.1)
(33)優先権主張国	日本(JP)

(71)出願人	000002369 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号
(72)発明者	青木透 長野県諏訪市大和3丁目3番5号 セイコ ーエプソン株式会社内
(74)代理人	100095728 弁理士 上柳 雅善 (外2名)

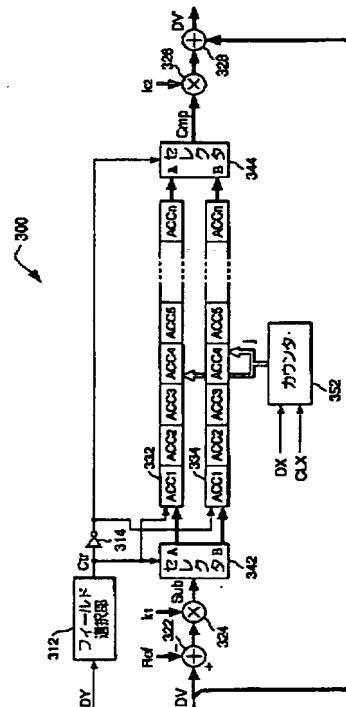
最終頁に続く

(54)【発明の名称】 液晶表示装置、画像信号補正回路、画像信号補正方法および電子機器

(57)【要約】

【課題】 いわゆる縦クロストークによる表示品位の低下を、画像信号を補正することで解消する。

【解決手段】 行方向および列方向にわたってマトリクス状に配列する画素の濃度に対応し情報を有し、前記列方向の水平走査および前記列方向の垂直走査に同期して供給される画像信号と基準となる濃度に応じた情報を有する基準信号 $R_{e,f}$ との差を求める減算器 322 と、該差を列毎に、1垂直走査期間分、累算する第1累算器群 332 および第2累算器群 334 と、ある列に対応して累算された値に応じた値を、該列の画像信号 D_V に加算して補正する加算器 328 を備える。



【特許請求の範囲】

【請求項 1】 行方向および列方向にわたってマトリクス状に配列する画素の濃度に対応する情報を有し、前記行方向の水平走査および前記列方向の垂直走査に同期して供給される画像信号を補正する画像信号補正方法であって、

前記画像信号と、基準となる濃度に対応する情報を有する基準信号との差を求める、

該差を列毎に、1 垂直走査期間分、累算した値を求め、該累算した値に応じた値を、該累算値に対応する列の画素の画像信号に加算して補正することを特徴とする画像信号補正方法。

【請求項 2】 行方向および列方向にわたってマトリクス状に配列する画素の濃度に対応する情報を有し、前記行方向の水平走査および前記列方向の垂直走査に同期して供給される画像信号を補正する画像信号補正回路であって、

前記画像信号と、基準となる濃度に対応する情報を有する基準信号との差を求める減算器と、

該差を列毎に、1 垂直走査期間分、累算する累算器と、該累算器による累算値に応じた値を、該累算値に対応する列の画素の画像信号に加算して補正する加算器とを備することを特徴とする画像信号補正回路。

【請求項 3】 該累算器は、

2 行分の画素に対応して設けられ、

いずれか一方の行に対応する累算器のうち、前記画像信号が示す画素の列の累算器を選択して、前記差を累算させるとともに、

他方の行に属する累算器のうち、前記画像信号が示す画素の列の累算器を選択して、累算値を読み出す累算器選択部と、

1 垂直走査期間毎に、一方の行に属する累算器と、他方の行に属する累算器とを入れ替える入替部とを備えることを特徴とする請求項 2 に記載の画像信号補正回路。

【請求項 4】 前記基準信号は、灰色の濃度に対応する情報を有することを特徴とする請求項 2 に記載の画像信号補正回路。

【請求項 5】 前記累算器に累算される 1 垂直走査期間分の画像信号は、補正される 1 垂直走査期間分の画像信号に対して直前の 1 垂直走査期間分の画像信号であることを特徴とする請求項 2 に記載の画像信号補正回路。

【請求項 6】 前記減算器による差あるいは、前記累算値に応じた値に対して、係数を乗じることを特徴とする請求項 2 に記載の画像信号補正回路。

【請求項 7】 前記係数は、正極側の書込と、負極側の書込とで異なる係数であることを特徴とする請求項 6 に記載の画像信号補正回路。

【請求項 8】 行方向および列方向にわたってマトリクス状に配列する画素の濃度に対応する情報を有し、前記行方向の水平走査および前記列方向の垂直走査に同期し

て供給される画像信号と、基準となる濃度に対応する情報を有する基準信号との差を求める減算器と、該差を列毎に、1 垂直走査期間分、累算した累算値を求める累算器と、該累算値に応じた値を、該累算値に対応する列の画素の画像信号に加算する加算器と、前記加算器によって出力される信号に基づく電圧信号が、前記水平走査および垂直走査に応じて印加される液晶容量とを具備することを特徴とする液晶表示装置。

【請求項 9】 請求項 8 に記載の液晶表示装置を表示部に用いたことを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、プリチャージに頼らずに、いわゆる縦クロストークによる表示品位の低下を防止した液晶表示装置、画像補正回路、画像補正方法および電子機器に関する。

【0002】

【従来の技術】一般に、液晶を用いて所定の表示を行う液晶パネルは、一对の基板間に液晶が挟持された構成となっている。このような液晶パネルは、駆動方式によりいくつかに分類することができるが、例えば、画素電極を三端子型のスイッチング素子により駆動するアクティブラーマトリクス型にあっては、図 9 に示されるような構成となっている。

【0003】すなわち、この種の液晶パネル 100 では、行 (X) 方向に延在する複数の走査線 112 と、Y (列) 方向に延在する複数のデータ線 114 とが互いに交差するように設けられるとともに、これらの交差部分の各々に対応して、三端子型のスイッチング素子の一例たる薄膜トランジスタ (Thin Film Transistor : 以下「TFT」と称する) 116 および液晶容量 105 の対からなる画素が設けられている。ここで、液晶容量 105 は、矩形状の画素電極と対向電極との間に液晶を挟持することにより形成されるものである。なお、説明の便宜状、画素は、m 行 × n 列 (m, n ともに整数) のマトリクス状に配列するものとする。

【0004】さらに、これらの画素が設けられる領域(表示領域)の周辺には、周辺回路 120 が設けられる。詳細には、周辺回路 120 は、走査線 112 の各々に供給される走査信号 G1、G2、G3、…、Gm を、1 水平走査期間毎に順次排他的にアクティブルーレベル (H レベル) にする走査線駆動回路 130 や、1 水平走査期間のうちに、順次排他的にアクティブルーレベルとなるサンプリング制御信号 S1、S2、S3、…、Sn を出力するデータ線駆動回路 140、データ線 114 毎に設けられるスイッチ 151 からなるサンプリング回路 150 等から構成される。このうち、サンプリング回路 150 のスイッチ 151 の各々は、サンプリング制御信号 S1、S2、S3、…、Sn のうち、対応するものがアクティ

プレベルになると、オンして、画像信号線 171 に供給される画像信号 V I D をサンプリングして、データ線 114 に供給するものである。

【0005】ここで、走査線 112 とデータ線 114 との交差部分に設けられた TFT116 は、対応する走査線に印加される走査信号がアクティブレベルになるとオンして、対応するデータ線にサンプリングされた画像信号 V I D を画素電極に供給するものである。一方、画素電極に対応する対向電極は、各液晶容量 105 に対して共通であり、時間的に一定の電位に維持されている。このため、液晶容量 105 には、対向電極の電位と画像信号の電位との電位差が印加されることになる。この後、TFT116 がオフしても、液晶容量には、それ自身や、並列接続された蓄積容量 119 によって、印加された電位差が保持されることになる。

【0006】一方、両基板の各対向面には、液晶分子の長軸方向が両基板間で例えば約 90 度連続的に捻れるようにラビング処理された配向膜がそれぞれ設けられる一方、両基板の各背面側には配向方向に応じた偏光子がそれぞれ設けられる。この際、液晶容量 105 を通過する光は、該容量に印加される電位差がゼロであれば、液晶分子の捻れに沿って約 90 度旋光する一方、電位差の大きくなるにつれて、液晶分子が電界方向に傾く結果、その旋光性が消失する。このため、例えば透過型において、入射側と背面側とに、配向方向に合わせて偏光軸が互いに直交する偏光子をそれぞれ配置させた場合（ノーマリーホワイトモードの場合）、両電極に印加される電位差がゼロであれば、光が透過するので白（透過率が大になる）表示になる一方、両電極に印加される電位差が大きくなるにつれて光が遮断して、ついには黒（透過率が小になる）表示になる。したがって、液晶容量 105 に印加する電圧実効値を画素毎に制御することによって、所定の階調表示が可能となっている。

【0007】

【発明が解決しようとする課題】しかしながら、このような液晶パネルでは、いわゆる縦クロストークにより表示品位の低下が発生する、という問題があった。ここで、縦クロストークとは、ノーマリーホワイトモードであれば、例えば、図 10 に示されるように、灰色を背景にして矩形状の黒色領域をウィンドウ表示する場合に、該黒色領域の上下方向（垂直走査方向）に位置する灰色領域の画素が、本来の灰色よりも暗くなる、というものである。なお、図 10 においては、濃度を斜線の線密度により示している。

【0008】ここで、縦クロストークの原因については、様々な追究がなされているが、液晶容量 105 をスイッチングする TFT116 の光リークが主な原因ではないか、と考えられている。すなわち、TFT116 のオンにより、液晶容量 105 に書き込まれた電荷は、本来であれば、TFT116 のオフにより、維持されるべ

きものであるが、侵入光により TFT116 にキャリアが発生して、該電荷がリークし、これにより、データ線 114 の電位の影響を受けて、液晶容量 105 に蓄積される電荷が変動するためである、と考えられている。特に、液晶パネルによる画像を拡大投射するプロジェクタでは、きわめて強い光が該液晶パネルに照射されるので、光リークに起因する表示品位の低下が顕著に現れる、と考えられる。

【0009】このような縦クロストークを防止するためには、データ線 114 に画像信号 V I D をサンプリングする前に、黒色に相当する電位にプリチャージする技術が有効である。このようなプリチャージは、図 9 に示される構成において、プリチャージング回路 160 によって行われ、詳細には、第 1 に、水平プランギング期間において、データ線 114 每に設けられるスイッチ 161 を、プリチャージ制御信号 PG にしたがってスイッチ 161 をオンさせ、第 2 に、このオンの際ににおけるプリチャージ信号 PS の電位を、その後の水平有効表示期間にてサンプリングされる画像信号 V I D のうち、黒色に相当する電位とすることによって、行われる。

【0010】ただし、データ線 114 を、黒色に相当する電位に予めプリチャージすると、その後に、データ線 114 が本来の濃度に相当する電位にサンプリングされて、液晶画素 105 に書き込まれることになるから、液晶パネル全体でみた場合のリーク量は、却って増えることになり、好ましくない。また、縦クロストークの程度いかんによっては、プリチャージの技術だけでは解決できない可能性もある。そもそもプリチャージは、水平プランギング期間において、すべてのデータ線 114 に対して一括して行われるので、プリチャージ信号 PS がデータ線 114 に保持される期間は、データ線 114 每に大きく異なる。例えば、図 9 において左端に位置するデータ線 114 には、プリチャージの後に、サンプリング制御信号 S1 の H レベルにより、本来の画像信号 V I D が直ちにサンプリングされるのに対して、右端に位置するデータ線 114 には、プリチャージの後、さらに、サンプリング制御信号 S1、S2、S3…、が順番に H レベルになった後に、サンプリング制御信号 Sn に H レベルになって、はじめて本来の画像信号 V I D がサンプリングされる。このため、プリチャージによる効果は、表示領域の左右において大きく異なっているはずである。したがって、縦クロストークによる表示品位の低下防止については、プリチャージ以外の技術により、解決することが望ましい、と考えられる。

【0011】本発明は、上述した事情に鑑みてなされたもので、その目的とするところは、プリチャージに頼らずに、縦クロストークの発生を抑えて、高品位な表示が可能な液晶表示装置、画像信号補正回路、画像信号補正方法および電子機器を提供することにある。

【0012】

【課題を解決するための手段】上記目的を達成するために、本件第1発明に係る画像信号補正方法は、行方向および列方向にわたってマトリクス状に配列する画素の濃度に対応する情報を有し、前記行方向の水平走査および前記列方向の垂直走査に同期して供給される画像信号を補正する画像信号補正方法であって、前記画像信号と、基準となる濃度に対応する情報を有する基準信号との差を求め、該差を列毎に、1垂直走査期間分、累算した値を求める、該累算した値に応じた値を、該累算値に対応する列の画素の画像信号に加算して補正する方法を特徴としている。この方法によれば、基準信号との差を列毎に累算した値が、補正值として、該列の画像信号に加算される。これにより、ある画素に対応する画像信号は、該画素と同一列に位置するすべての画素の濃度（基準濃度との差）が反映されて、すなわち、水平有効表示期間における共用データ線の電位変動が考慮されて、補正される。このため、例えば図10において、列方向に黒色領域が存在しない灰色画素の画像信号は、それほど補正されないので対し、列方向に黒色領域が存在する灰色画素の画像信号は、該黒色濃度と基準信号で示される濃度との差と、該黒色領域の垂直方向にわたる距離 h とに、それぞれ応じて補正されることになる。したがって、Y方向に黒色領域が存在する灰色画素の画像信号が、該黒色表示部分を考慮して補正されると、縦クロストークの影響がキャンセルされる結果、補正された画像信号に基づく表示濃度は、補正前の画像信号に対応する濃度に近いものとなるので、表示品位の低下が防止されることになる。

【0013】また、上記目的を達成するために、本件第2発明に係る画像信号補正回路は、行方向および列方向にわたってマトリクス状に配列する画素の濃度に対応する情報を有し、前記行方向の水平走査および前記列方向の垂直走査に同期して供給される画像信号を補正する画像信号補正回路であって、前記画像信号と、基準となる濃度に対応する情報を有する基準信号との差を求める減算器と、該差を列毎に、1垂直走査期間分、累算する累算器と、該累算器による累算値に応じた値を、該累算値に対応する列の画素の画像信号に加算して補正する加算器とを具備する構成を特徴としている。この構成によれば、上記第1発明と同様に、ある画素に対応する画像信号は、該画素と同一列に位置するすべての画素の濃度（基準濃度との差）が反映されて補正されるので、縦クロストークの影響がキャンセルされる結果、補正された画像信号に基づく表示濃度は、補正前の画像信号に対応する濃度に近いものとなるので、表示品位の低下が防止されることになる。

【0014】ここで、第2発明において、該累算器は、2行分の画素に対応して設けられ、いずれか一方の行に対応する累算器のうち、前記画像信号が示す画素の列の累算器を選択して、前記差を累算させるとともに、他方

の行に属する累算器のうち、前記画像信号が示す画素の列の累算器を選択して、累算値を読み出す累算器選択部と、1垂直走査期間毎に、一方の行に属する累算器と、他方の行に属する累算器とを入れ替える入替部とを備える構成が好ましい。この構成によれば、ある垂直走査期間における画像信号について、その垂直走査期間における同一列の画像信号に基づいて補正する構成と比較して、累算器として必要な記憶容量が少なくて済むので、構成の簡易化を図ることが可能となる。

【0015】また、第2発明において、前記基準信号は、灰色の濃度に対応する情報を有することが好ましく、特に、黒色側の灰色が望ましい。一般に、液晶容量に印加される電圧実効値と透過率との特性（V-T特性）を考えた場合、透過率が中間となる領域（画素が黒色と白色との間の灰色となる領域）では、ごくわずかな電圧変位に対しても濃度が大きく変化するので、灰色の濃度に対応する情報を有する基準信号との比較が有効になるからである。また、前記累算器に累算される1垂直走査期間分の画像信号は、補正される1垂直走査期間分の画像信号に対して直前の1垂直走査期間分の画像信号であることを特徴とする。また、前記減算器による差あるいは、前記累算値に応じた値に対して、係数を乗じることを特徴とする。さらに、前記係数は、正極側の書込と、負極側の書込とで異なる係数であってもよい。

【0016】同様に、上記目的を達成するために、本件第3発明に係る液晶表示装置は、行方向および列方向にわたってマトリクス状に配列する画素の濃度に対応する情報を有し、前記行方向の水平走査および前記列方向の垂直走査に同期して供給される画像信号と、基準となる濃度に対応する情報を有する基準信号との差を求める減算器と、該差を列毎に、1垂直走査期間分、累算した累算値を求める累算器と、該累算値に応じた値を、該累算値に対応する列の画素の画像信号に加算する加算器と、前記加算器によって出力される信号に基づく電圧信号が、前記水平走査および垂直走査に応じて印加される液晶容量とを具備する構成を特徴としている。この構成によれば、上記第1および第2発明と同様に、ある画素に対応する画像信号は、該画素と同一列に位置するすべての画素の濃度（基準濃度との差）が反映されて補正されるので、縦クロストークの影響がキャンセルされる結果、補正された画像信号に基づく表示濃度は、補正前の画像信号に対応する濃度に近いものとなるので、表示品位の低下が防止されることになる。

【0017】さらに、本発明に係る電子機器は、上記液晶表示装置を表示部に用いた構成と特徴としているので、縦クロストークの影響がキャンセルされた高品位な表示が可能となる。

【0018】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して説明する。

【0019】<1：実施形態>まず、実施形態に係る液晶表示装置の電気的な構成について説明する。図1は、この液晶表示装置の電気的な構成を示すブロック図である。図1に示されるように、この液晶表示装置10は、液晶パネル100と、制御回路200と、画像信号補正回路300と、処理回路400とから構成される。このうち、液晶パネル100は、図9に示される従来構成と同一のものである。また、制御回路200は、上位装置から供給される垂直走査信号Vs、水平走査信号Hsおよびドットクロック信号DCLKにしたがって、各部を制御するためのタイミング信号やクロック信号などを生成するものである。

【0020】次に、画像信号補正回路300は、垂直走査信号Vs、水平走査信号Hsおよびドットクロック信号DCLKに同期して（すなわち、垂直走査および水平走査にしたがって）供給されるとともに、各画素に対応するディジタルの画像信号DVから補正信号を生成した後、元の画像信号DVに加算して、補正画像信号DV'として出力するものである。なお、画像信号補正回路300の詳細については後述することにする。

【0021】続いて、処理回路400は、D/A変換器402、増幅・反転回路406からなり、画像信号補正回路300により補正された画像信号DV'を、液晶パネル100の駆動に適した信号に処理するものである。このうち、D/A変換器402は、補正されたディジタルの画像信号DV'をアナログの画像信号に変換するものである。また、増幅・反転回路406は、アナログに変換された画像信号を、1水平走査期間毎に、所定の電位を基準として正極性と負極性とに交互に極性反転させるとともに電圧振幅を拡大するものである。

【0022】ここで、極性反転する際の基準電位は、対向電極の電位とほぼ等しい。また、極性反転するか否かについては、データ信号の印加方式が、A：走査線単位の極性反転であるか、B：データ信号線単位の極性反転であるか、C：画素単位の極性反転であるかに応じて定められ、その反転周期は、1水平走査期間またはドットクロック周期に設定されるが、この実施形態にあっては説明の便宜上、A：走査線単位の極性反転である場合を例にとって説明する。ただし、本発明をこれに限定する趣旨ではない。

【0023】なお、ここでは、処理回路400の入力段においてアナログ変換する構成としたが、ディジタルで極性反転した後に、アナログ変換する構成としても良いのはもちろんである。また、画像信号DV、DV'、VIDについて、画素の座標と関連付けて示す場合、それぞれDV(i, j)、DV'(i, j)、VID(i, j)と表記することにする。ここで、本実施形態において画素がm行×n列(m、nともに整数)のマトリクス状に配列しているものとすると、iは、1≤i≤mを満たす整数であり、jは、1≤j≤nを満たす整数であ

る。すなわち、iは、画素の行座標を、jは、画素の列座標を、それぞれ一般化したものである。

【0024】<1-1：画像信号補正回路の詳細>次に、画像信号補正回路300の詳細について説明する。図2は、この画像信号補正回路300の構成を示すブロック図である。この図におけるフィールド選択部312は、転送開始パルスDYを入力する毎に、その出力信号Ctrの論理レベルを反転させるものである。ここで、転送開始パルスDYは、制御回路(図1参照)から供給されるものであって、図3に示されるように、1垂直走査期間(1フィールド)1fの最初に供給されるものである。したがって、信号Ctrの論理レベルは、同図に示されるように、1垂直走査期間1f毎に反転することになる。

【0025】一方、減算器322は、垂直走査および水平走査に同期し、上位装置から供給されて、画素の濃度に対応した情報を有する画像信号DVから、基準信号Refを減算するものである。ここで、基準信号Refとしては、一定の濃度の情報を有すれば良いが、本実施形態では、表示品位の低下として視認されやすい灰色、それも黒色に近いに灰色に相当する情報を有したものである。次に、乗算器324は、減算器322による減算結果に、調整用の係数k1を乗算して、その乗算結果たる値SUbを出力するものである。続いて、セレクタ342は、フィールド選択部312による信号CtrがHレベルである第1の場合であれば出力端Aを選択する一方、信号CtrがLレベルである第2の場合であれば出力端Bを選択して、値SUbを、選択した出力端側に出力するものである。

【0026】一方、累算器選択部としてのカウンタ352は、そのカウント値jを、1水平走査期間の最初に供給される転送開始パルスDXでリセットするとともに、ドットクロックDCLKに同期するクロック信号DCLの立ち下がりおよび立ち上がりにて歩進して出力するものである。

【0027】次に、第1累算器群332は、n列の累算器ACC1～ACCnから構成されるものであり、累算器ACC1～ACCnの各々は、入力した値と記憶している値との和を、新たな記憶値として置換して記憶するものである。ここで、第1累算器群332は、信号CtrがHレベルに遷移すると、累算器ACC1～ACCnの記憶値をオールリセットするとともに、以降、信号CtrがHレベルである前記第1の場合であれば、セレクタ342において選択された出力端Aの信号(乗算器324による乗算結果)を、カウンタ352によるカウント値jに対応する累算器の入力値とする一方、信号CtrがLレベルである前記第2の場合であれば、該カウント値jに対応する累算器の累算値を出力する構成となっている。同様に、第2累算器群334は、n列の累算器ACC1～ACCnから構成されるものであるが、第1

累算器群332とは反対に、信号C_trをインバータ314により反転した信号がHレベルに遷移すると（信号C_trがLレベルに遷移すると）、累算器ACC1～ACCnの記憶値をオールリセットするとともに、以降、反転信号がHレベル（信号C_trがLレベル）である前記第2の場合であれば、セレクタ342において選択された選択された出力端Bの信号（乗算器324による乗算結果）を、カウント値jに対応する累算器の入力値とする一方、反転した信号がLレベルである（信号C_trがHレベルである）前記第1の場合であれば、カウント値jに対応する累算器の累算値を出力する構成となっている。

【0028】したがって、第1累算器群332または第2累算器群334のいずれか一方であって、カウンタ352によるカウント値jに対応する累算器に、セレクタ342により選択された入力値が供給され、第1累算器群332または第2累算器群334のいずれか他方であって、該カウント値jに対応する累算器から累算値が出力されることになる。

【0029】統いて、セレクタ344は、信号C_trをインバータ314により反転した信号がLレベルである第1の場合であれば入力端Bを選択する一方、同反転信号がHレベルである第2の場合であれば入力端Aを選択して、値Cmpとして出力するものである。次に、乗算器326は、値Cmpに対し、調整用の係数k2を乗算するものである。さらに、加算器328は、乗算器326の乗算結果を補正值として、補正前の画像信号DV(i,j)に加算して、補正画像信号DV'(i,j)として出力するものである。すなわち、第1累算器群332は、信号C_trがLレベルからHレベルに遷移すると、累算器の記憶値がリセットされ、以降、Hレベルを維持している間は、セレクタ342から累算器に乗算結果が入力され、信号C_trがLレベルである場合には累算器の累算値を出力する。一方、第2累算器群334は、信号C_trがHレベルからLレベルに遷移すると、累算器の記憶値がリセットされ、以降、Lレベルを維持している間は、セレクタ342から累算器に乗算結果が入力され、信号C_trがHレベルである場合には累算器の累算値を出力する。そして、第1累算器群332がリセットされている、あるいはセレクタ342から乗算結果が入力されている間は、第2累算器群334の累算値がセレクタ344を介して補正值として演算され、補正画像信号が生成される。一方、第2累算器群334がリセットされている、あるいはセレクタ342から乗算結果が入力されている間は、第1累算器群332の累算値がセレクタ344を介して補正值として演算され、補正画像信号が生成される。

【0030】<2：動作>次に、本実施形態に係る液晶表示装置の動作について説明する。

【0031】<2-1：画像信号の供給タイミング>説

明の便宜上、各種のタイミング信号と、i行j列の画素に対応する画像信号DV(i,j)との関係について説明する。ここで、図3は、実施形態に係る液晶表示装置の動作を説明するためのタイミングチャートであり、図4は、この液晶表示装置におけるパネルの画素位置と画像信号DV(i,j)との対応関係を示す図である。はじめに、図3に示されるように、垂直走査期間の最初に転送開始パルスDYが供給されると、この転送開始パルスDYは、走査線駆動回路130（図9参照）によって、クロック信号CLYのレベルが遷移する毎に順次シフトされて、1水平走査期間1H毎にアクティブルレベルになる走査信号G1、G2、G3、…、Gmとして、対応する走査線112に出力される。

【0032】このうち、走査信号G1がアクティブルレベルになる1水平走査期間1Hについて着目する。まず、この水平有効表示期間の最初に、転送開始パルスDXが、図3に示されるように供給されると、この転送開始パルスDXは、データ線駆動回路140（図9参照）によって、クロック信号CLXのレベルが遷移する毎に順次シフトされて、サンプリング制御信号S1、S2、S3、…、Snとして出力される。そして、サンプリング制御信号S1、S2、S3、…、Snに同期して、画像信号DV(1,1)、DV(1,2)、DV(1,3)、…、DV(1,n)、…、DV(1,n)が供給される。

【0033】さて、供給された画像信号DV(1,1)、DV(1,2)、DV(1,3)、…、DV(1,n)には、画像信号補正回路300（図1および図2参照）によって、それぞれ後述するように列毎に対応する補正值(k2·Cmp)が加算されて、DV'(1,1)、DV'(1,2)、DV'(1,3)、…、DV'(1,n)として出力され、引き続き、D/A変換器402（図1参照）によってアナログ信号に変換され、さらに、増幅・反転回路406によって処理される。ここで、最初の1水平走査期間1Hでは、説明の便宜上、正極側の書込を行うものとすると、増幅・変換回路406から出力される画像信号VID(1,1)、VID(1,2)、VID(1,3)、…、VID(1,n)は、対向電極の電位L_Ccom（厳密に言えば極性反転の振幅中心電位）に対しておおよそ高位側で出力されることになる。

【0034】ここで、走査信号G1がアクティブルレベルになる期間において、サンプリング信号S1がアクティブルレベルになると、1列目のデータ線114に、画像信号VID(1,1)がサンプリングされる。この際、1行目の走査線112と1列目のデータ線114との交差部分に位置する画素のTFT116がオンするので、サンプリングされた画像信号VID(1,1)が、1行1列の液晶容量105に書き込まれることになる。

【0035】この後、サンプリング信号S2がアクティブルレベルになると、今度は、2列目のデータ線114

に、画像信号V I D (1, 2) がサンプリングされて、1行2列の液晶容量105に書き込まれることになる。以下同様にして、サンプリング信号S 3、S 4、……、S nが順次アクティブルペルになると、第3列目、第4列目、…、第n列目のデータ線114に、画像信号V I D (1, 3)、V I D (1, 4)、…、V I D (1, n) がサンプリングされて、1行3列、1行4列、…、1行n列の液晶容量105にそれぞれ書き込まれることになる。これにより、画像信号V I D (1, 1)、V I D (1, 2)、V I D (1, 3)、…、V I D (1, n) が供給される水平有効表示期間②において、図4に示されるように、第1行目の画素のすべてに対する書込が完了することになる。

【0036】続いて、走査信号G 2がアクティブになる期間について説明する。本実施形態では、上述したように、走査線単位の極性反転が行われるので、この1水平走査期間においては、負極側の書込が行われることになる。このため、水平プランキング期間③を経た後、水平有効表示期間④において増幅・反転回路406から出力される画像信号V I D (2, 1)、V I D (2, 2)、…、V I D (2, n) は、対向電極の電位L Ccomに対しておおよそ低位側で出力されることになる。他の動作については同様であり、サンプリング信号S 1、S 2、S 3、…、S nが順次アクティブルペルになる水平有効表示期間④において第2行目の画素のすべてに対する書込が完了することになる。

【0037】以下同様にして、走査信号G 3、G 4、…、G mがアクティブになって、第3行目、第4行目、…、第m行目の画素に対して書込が行われることになる。これにより、奇数行目の画素については正極側の書込が行われる一方、偶数行目の画素については負極側の書込が行われて、この垂直有効表示期間においては、第1行目～第m行目の画素のすべてにわたる書込が完了することになる。この後、垂直プランキング期間①を経ると、次の垂直有効表示期間においても、同様な書込が行われるが、各行の画素に対する書込極性が入れ替えられる。すなわち、次の垂直有効表示期間において、奇数行目の画素については負極側の書込が行われる一方、偶数行目の画素については正極側の書込が行われることになる。なお、垂直・水平プランキング期間では、データ線114の各々を、直後において供給される画素の黒色に相当する電位にプリチャージする動作が行われるが、本実施形態は、縦クロストークによる表示品位を、プリチャージに頼らずに、画像信号の補正により解消しようとするものであるので、プリチャージについては説明を省略することにする。

【0038】<2-2：画像信号補正回路の動作>次に、画像信号補正回路300の動作について、図2のほか、図5を参照して説明する。ここで、図5は、画像信号補正回路300の動作を示すフローチャートである。

まず、画像信号補正回路300は、転送開始パルスDYがHレベルになるまで、すなわち、垂直有効表示期間となるまで、待機状態となる(ステップS101)。ここで、転送開始パルスDYがHレベルになると、信号C trがフィールド選択部312によってレベル反転する。

【0039】この反転により、セレクタ342では出力端Aが選択されるので、乗算器324の乗算結果が、第1累算器群324に供給される一方、セレクタ344では入力端Bが選択されるので、第2累算器群334における累算器ACC1～ACCnから累算値が読み出されるよう設定される(ステップS102)。また、信号C trがHレベルに遷移したことに伴い、第1累算器群324における累算器ACC1～ACCnが、オールリセットされる(ステップS103)。そして、処理対象として、最初の1行目の画素に対応させるために、iが「1」にセットされる(ステップS104)。

【0040】この後、画像信号補正回路300は、転送開始パルスDXがHレベルになるまで、すなわち、水平有効表示期間となるまで、待機状態となる(ステップS105)。ここで、転送開始パルスDXがHレベルになると、カウンタ352によって、カウント値jがゼロリセットされる(ステップS107)が、クロック信号CLXのレベルが遷移すると、該カウント値jは「1」だけインクリメントされる(ステップS108)。

【0041】次に、現時点において供給される画像信号DV(i, j)から基準信号Refを減算器322によって引いた差に、係数k1を乗算器324によって乗じた積が値S ubとして求められる(ステップS109)。そして、この値S ubが、現時点の信号C trにしたがってセレクタ342により選択される累算器群の累算器ACC1～ACCnのうち、現時点のカウント値jに対応する累算器ACCjに、以前の記憶値Ajに累算されて、新たな記憶値Ajとしてセットされる。一方、現時点の信号C trをレベル反転した信号にしたがってセレクタ344により選択される累算器群の累算器ACC1～ACCnのうち、現時点のカウント値jに対応する累算器ACCjから、その記憶値Ajが値Cmpとして読み出される(ステップS110)。すなわち、ステップS110では、一方の累算器群におけるj列目の累算器への累算と、他方の累算器群におけるj列目の累算器からの読み出しが、同時並行的に実行される。

【0042】さらに、読み出された値Cmpに係数k2を乗算器326によって乗じた積と、画像信号DV(i, j)とが加算器328によって加算されて、その和が補正画像信号DV'(i, j)として出力される(ステップS111)。

【0043】次に、現時点におけるカウント値jが、最終列に対応する「n」であるか否かが判別される(ステップS112)。この判別結果が否定的であれば、同一行であって次列に位置する画素の画像信号に対して、再

び同じ動作を行うべく、処理手順がステップS107に戻る。一方、ステップS112における判別結果が肯定的であれば、現時点において処理対象となっている画素の行が最終行に対応する「m」であるか否かが判別される（ステップS113）。この判別結果が否定的であれば、次行に位置する画素の画像信号に対して、再び同じ動作を行うべく、処理手順がステップS105に戻る。一方、ステップS113における判別結果が肯定的であれば、次の垂直走査において、1画面の最初に位置する1行1列の画素の画像信号に対して、再び同じ動作を行うべく、処理手順がステップS101に戻る。

【0044】ここで説明の便宜上、はじめて転送開始パルスDYが供給された場合に、信号CtrがHレベルに遷移するものとする。この場合、ステップS107～S113のループ処理が、i=1であって、jが1からnとなるまで繰り返し実行される結果、1行目の画素に対応する画像信号DV(1, 1)、DV(1, 2)、DV(1, 3)、…、DV(1, n)と基準信号Refとの各差が求められるとともに、これらの差に係数k1を乗じた値Subが、それぞれ第1累算器群332における累算器ACC1、ACC2、ACC3、…、ACCnにそれぞれ記憶される。

【0045】次に、カウント値jが「n」になると、ステップS113、S114を経由してi=2となり、さらに、ステップS106によりカウント値jがゼロリセットされた後に、jが1からnとなるまで、ステップ107～113のループ処理が繰り返し実行される。この結果、2行目の画素に対応する画像信号DV(2,

1)、DV(2, 2)、DV(2, 3)、…、DV(2, n)と基準信号Refとの各差が求められるとともに、これらの差に係数k1を乗じた値Subが、それぞれ第1累算器群332における累算器ACC1、ACC2、ACC3、…、ACCnの記憶値に累算される。

【0046】以降同様な動作が、i=mとなるまで繰り返し実行されると、第1累算器群332における累算器ACC1、ACC2、ACC3、…、ACCnの記憶値は、画像信号DVと基準信号Refとの差に係数k1を乗じた値Subを、列毎に、1～m行分（すなわち1垂直走査期間分）累算した値となる。なお、この累算値の算出処理に並行して、第2累算器群334における累算器ACC1、ACC2、ACC3、…、ACCnに記憶された累算値が読み出される処理が実行されるが、最初の1垂直走査期間に限っては、この累算値に意味はないので、その説明を省略することにする。

【0047】そして、1～m行分の処理が行われると、ステップS114の判別結果が肯定的となるので、再び処理手順がステップS101に戻り、再び1～m行分の処理が実行される。ただし、次の垂直走査期間では、信号CtrがLレベルに遷移するので、累算を行う主体が第1累算器群332から第2累算器群334に入れ替え

られる（ステップS102）。このため、画像信号DVと基準信号Refとの差に係数k1を乗じた値Subを、列毎に1垂直走査期間分累算した値は、第2累算器群334における累算器ACC1、ACC2、ACC3、…、ACCnに記憶されることになる。一方、この累算値の算出処理に並行して、画像信号DV(i, j)には、1垂直走査期間前において第1累算器群332のj列目に対応する累算器ACCjによって累算された値Ajに、係数k2を乗じた積が加算される処理が実行される。すなわち、ある垂直走査期間において供給される画像信号DV(i, j)には、係数k1、k2の乗算を無視して説明すると、その1垂直走査期間前における画像信号DV(1, j)、DV(2, j)、DV(3, j)、…、DV(m, j)と基準信号Refとの差を累算した値が加算される。

【0048】以降の動作については同様であり、ある垂直走査期間では、第1累算器群332または第2累算器群334のうち、いずれか一方における累算器ACC1、ACC2、ACC3、…、ACCnに、画像信号DVと基準信号Refとの差に係数k1を乗じた値Subが、列毎に累算される一方、第1累算器群332または第2累算器群334のうち、いずれか他方における累算器ACC1、ACC2、ACC3、…、ACCnから、該垂直走査期間よりも1垂直走査期間前に累算された値が読み出されて、該垂直走査期間での画像信号DVに加算される、という動作が、1垂直走査期間毎に交互に行われることになる。

【0049】<3：実施形態のまとめ>さて、本実施形態にかかる液晶表示装置において、例えば図10に示されるような表示を行う場合、Y方向に黒色領域が存在しない灰色画素の画像信号は、該灰色濃度と基準信号Refで示される濃度との差が小さいので、それほど補正されないが、Y方向に黒色領域が存在する灰色画素の画像信号は、該黒色濃度と基準信号Refで示される濃度との差と、該黒色表示部分の垂直方向にわたる距離hとに、それぞれ応じて補正されることになる。したがって、Y方向に黒色領域が存在する灰色画素の画像信号が、該黒色表示部分を考慮して補正されると、縦クロストークの影響がキャンセルされる結果、補正された画像信号に基づく表示濃度は、本来の灰色に近いものとなるので、表示品位の低下が防止されることになる。

【0050】なお、本実施形態では、黒色領域の黒色画素の画像信号も補正されることになるが、そもそも液晶容量に印加される電圧実効値と透過率との特性を考慮すると、周知のように、透過率が低い領域（黒表示）または高い領域（白表示）では、電圧実効値の変動に対して、透過率はほとんど変化しない。このため、黒色の画素に対応する画像信号が補正されたところで、その濃度が大きく変化することがなく、このため、表示品位の低下として視認されることがほとんどない。

【0051】また、本実施形態では、ある垂直走査期間における画像信号については、その垂直走査期間における同一列の画像信号ではなく、その前の垂直走査期間における同一列の画像信号に基づいて補正されることになるが、相隣接する垂直走査期間において走査される画像同士では、通常それほど変化がないので、その影響は少ないと考えられる。むしろ、ある垂直走査期間における画像信号について、同一の垂直走査期間における同一列の画像信号に基づいて補正する構成を採用すると、画像信号を1垂直走査期間以上保持する必要があるので、必要な記憶量が増加してしまうことになる。これに対し、本実施形態によれば、画像信号DVと基準信号Refとの差を、列毎に1垂直走査期間分累算する一方、その1垂直走査期間前の累算値を出力する構成を、第1累算器群332と、第2累算器群334によって1垂直走査期間毎に、交互に切り替える構成となっているので、必要な記憶容量が、1画面(m 行× n 列)分ではなく、2行(2行× n 列)分に抑えられる。このため、構成の簡易化に寄与することが可能となる。

【0052】なお、上述した実施形態にあっては、画像信号VIDを、1本のデータ線114毎に順番にサンプリングする構成としたが、画像信号VIDを、 n 系統に分配して時間軸に n 倍に伸長(シリアル-パラレル変換)して出力するとともに、 n 本のデータ線114毎にサンプリングする構成としても良い。この構成では、スイッチ151(図9参照)において、画像信号が印加される時間が長くなるので、サンプル&ホールド時間および充放電時間を十分に確保することができる。一方、上述した実施形態において、画像信号補正回路300は、デジタルの画像信号DVを処理するものとしたが、アナログの画像信号を処理する構成としても良い。

【0053】また、上述した実施形態において、係数 k_1 、 k_2 を各期間において共通に用いたが、縦クロストークは、液晶容量105への書き極性に依存して発生する傾向があるので、正極側の書きと負極側の書きとおいて、係数 k_1 、 k_2 を異ならせてても良い。実施形態で言えば、1水平走査期間毎に、異なる係数 k_1 、 k_2 を供給する構成としても良い。

【0054】さらに、上述した実施形態にあっては、液晶容量105に印加される電位差がゼロである場合に白色表示を行うノーマリーホワイトモードとして説明したが、黒色表示を行うノーマリーブラックモードとしても良い。くわえて、実施形態にあっては、スイッチング素子としてTFTを用いたが、基板としてシリコン基板などを用いるとともに、ここに各種の素子を形成しても良い。このような場合には、スイッチング素子として、電界効果型トランジスタを用いることができるので、高速動作が容易となる。基板が透明性を有しないので、反射型として用いる必要がある。

【0055】さらに、上述した実施形態では、液晶とし

てTN型を用いたが、BTN(Bi-stable Twisted Nematic)型・強誘電型などのメモリ性を有する双安定型や、高分子分散型、さらには、分子の長軸方向と短軸方向とで可視光の吸収に異方性を有する染料(ゲスト)を一定の分子配列の液晶(ホスト)に溶解して、染料分子を液晶分子と平行に配列させたGH(ゲストホスト)型などの液晶を用いても良い。また、電圧無印加時には液晶分子が両基板に対して垂直方向に配列する一方、電圧印加時には液晶分子が両基板に対して水平方向に配列する、という垂直配向(ホメオトロピック配向)の構成としても良いし、電圧無印加時には液晶分子が両基板に対して水平方向に配列する一方、電圧印加時には液晶分子が両基板に対して垂直方向に配列する、という平行(水平)配向(ホモジニアス配向)の構成としても良い。このように、本発明では、液晶や配向方式として、種々のものに適用することが可能である。

【0056】<4：電子機器>次に、上述した実施形態に係る電気光学装置を用いた電子機器のいくつかについて説明する。

【0057】<4-1：プロジェクタ>まず、上述した電気光学装置10をライトバルブとして用いたプロジェクタについて説明する。図6は、このプロジェクタの構成を示す平面図である。この図に示されるように、プロジェクタ1000内部には、ハロゲンランプ等の白色光源からなるランプユニット1002が設けられている。このランプユニット1002から射出された投射光は、内部に配置された3枚のミラー1006および2枚のダイクロイックミラー1008によってRGBの3原色に分離されて、各原色に対応するライトバルブ100R、100Gおよび100Bにそれぞれ導かれる。

【0058】ここで、ライトバルブ100R、100Gおよび100Bは、上述した実施形態に係る電気光学装置10における液晶パネル100と基本的には同様である。すなわち、ライトバルブ100R、100G、100Bは、それぞれRGBの色毎に対応する画像データDVで駆動されて、RGBの各原色画像を生成する光変調器として機能するものである。また、Bの光は、他のRやGの光と比較すると、光路が長いので、その損失を防ぐために、入射レンズ1022、リレーレンズ1023および出射レンズ1024からなるリレーレンズ系1021を介して導かれる。

【0059】さて、ライトバルブ100R、100G、100Bによってそれぞれ変調された光は、ダイクロイックプリズム1012に3方向から入射する。そして、このダイクロイックプリズム1012において、RおよびBの光は90度に屈折する一方、Gの光は直進する。これにより、各原色画像の合成したカラー画像が、投射レンズ1014を介して、スクリーン1020に投射されることになる。

【0060】なお、ライトバルブ100R、100Gお

より100Bには、ダイクロイックミラー1008によって、RGBの各原色に対応する光が入射するので、直視型パネルのようにカラーフィルタを設ける必要はない。また、ライトバルブ100R、100Bの透過像はダイクロイックプリズム1012により反射した後に投射されるのに対し、ライトバルブ100GによるGの透過像はそのまま投射される。このため、ライトバルブ100RによるRの透過像、および、ライトバルブ100BによるBの透過像は、ライトバルブ100GによるGの透過像に対して左右反転させた構成となっている。

【0061】<4-2：パーソナルコンピュータ>次に、上述した電気光学装置10を、マルチメディア対応のパーソナルコンピュータに適用した例について説明する。図7は、このパーソナルコンピュータの構成を示す斜視図である。この図に示されるように、コンピュータ1100の本体1110には、表示部として用いられる液晶パネル100や、光学ディスクの読み取り・書き込みドライブ1112、磁気ディスクの読み取り・書き込みドライブ1114、ステレオ用スピーカ1116などが備えられる。また、キーボード1122や、ポインティングデバイス（マウス）1124は、本体1110とは赤外線等を介して入力信号・制御信号等の授受を行う構成となっている。この液晶パネル100は、直視型として用いられる。このため、液晶パネル100では、RGBの3画素で1ドットが構成されるとともに、各画素に応じてカラーフィルタが設けられる。また、液晶パネル100の背面には、暗所での視認性を確保するためのバックライトユニット（図示省略）が設けられる。

【0062】<4-3：携帯電話>さらに、上述した液晶パネル100を、携帯電話の表示部に適用した例について説明する。図8は、この携帯電話の構成を示す斜視図である。図において、携帯電話1200は、複数の操作ボタン1202のほか、受話口1204、送話口1206とともに、上述した電気光学装置100の液晶パネル10を備えるものである。なお、この液晶パネル100の背面にも、上述したパーソナルコンピュータと同様に、暗所での視認性を確保するためのバックライトユニット（図示省略）が設けられる。

【0063】<4-4：電子機器のまとめ>なお、電子機器としては、図6、図7および図8を参照して説明した他にも、液晶テレビや、ビューファインダ型・モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワクステーション、テレビ電話、POS端末、ディジタルスチルカメラ、タッチパネルを備えた機器等などが挙

げられる。そして、これらの各種の電子機器に対して、実施形態や応用形態に係る電気光学装置が適用可能なのは言うまでもない。

【0064】

【発明の効果】以上説明したように本発明によれば、プリチャージに頼らずに、縦クロストークの発生を抑えて、高品位な表示が可能となる。

【図面の簡単な説明】

【図1】 本発明の実施形態に係る液晶表示装置の構成を示すブロック図である。

【図2】 同液晶表示装置における画像信号補正回路の構成を示すブロック図である。

【図3】 同液晶表示装置に供給される画像信号を説明するためのタイミングチャートである。

【図4】 同液晶表示装置に供給される画像信号とパネルの画素位置との対応関係を示す図であって、同画像信号補正回路の動作を説明するための図である。

【図5】 同液晶表示装置における画像信号補正回路の動作を説明するためフローチャートである。

【図6】 同液晶表示装置を適用した電子機器の一例たるプロジェクタの構成を示す断面図である。

【図7】 同液晶表示装置を適用した電子機器の一例たるパーソナルコンピュータの構成を示す斜視図である。

【図8】 同液晶表示装置を適用した電子機器の一例たる携帯電話の構成を示す斜視図である。

【図9】 同液晶表示装置におけるパネルの構成を示す回路図である。

【図10】 縦クロストークによる表示品位の低下を説明するための図である。

【符号の説明】

10…液晶表示装置

100…液晶パネル

200…制御回路

300…画像信号補正回路

312…フィールド選択部

328…加算器

332…第1累算器群

334…第2累算器群

342、444…セレクタ

352…カウンタ

400…処理回路

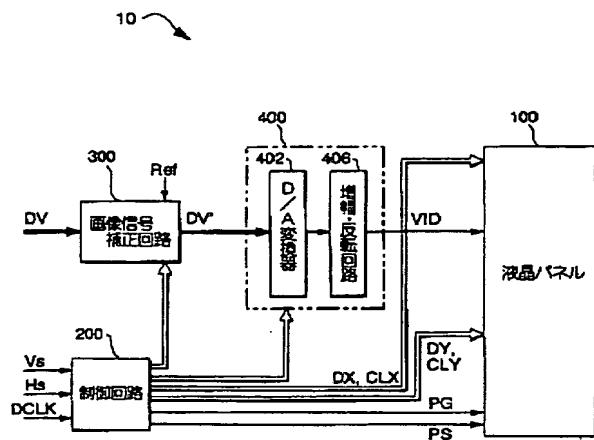
402…D/A変換器

1000…プロジェクタ

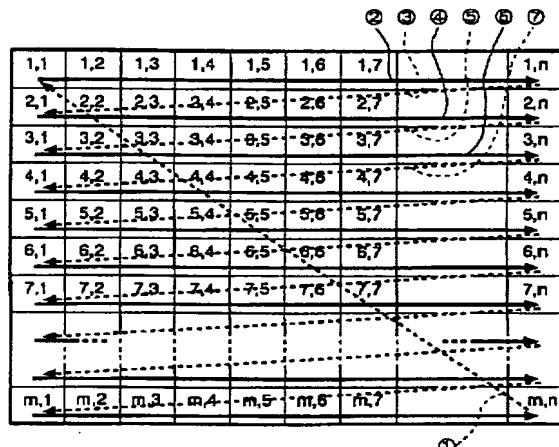
1100…パーソナルコンピュータ

1200…携帯電話

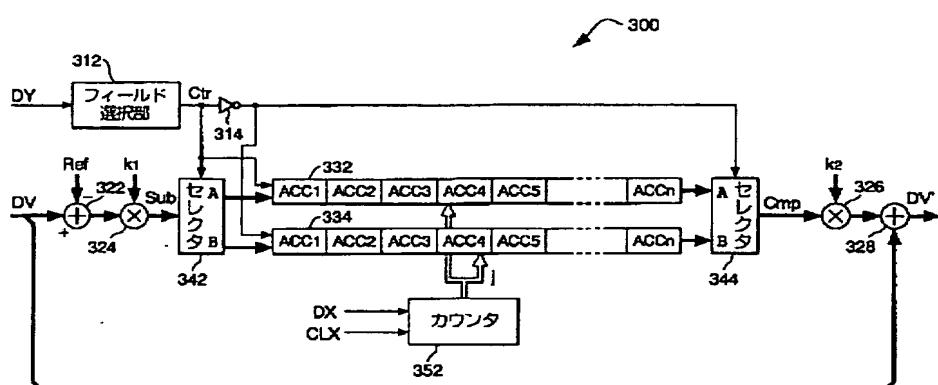
【図 1】



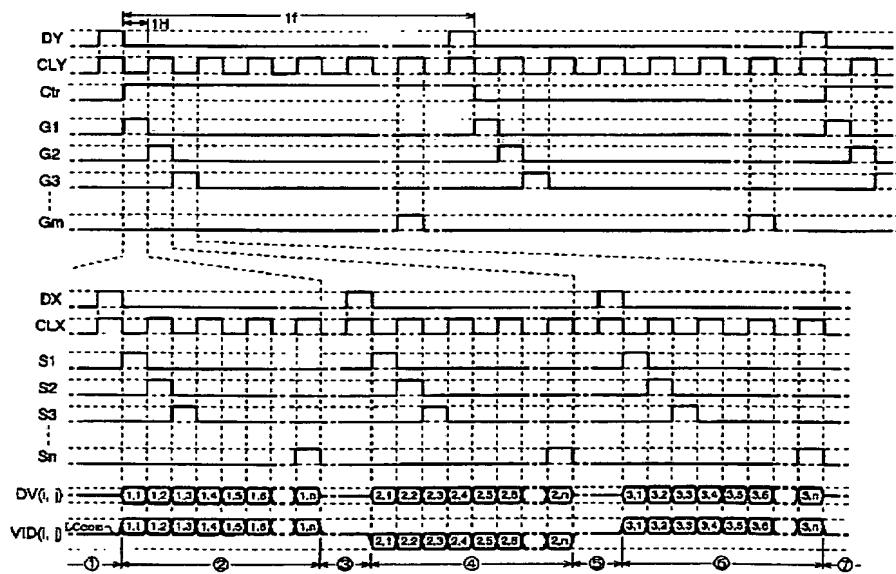
【図 4】



【図 2】

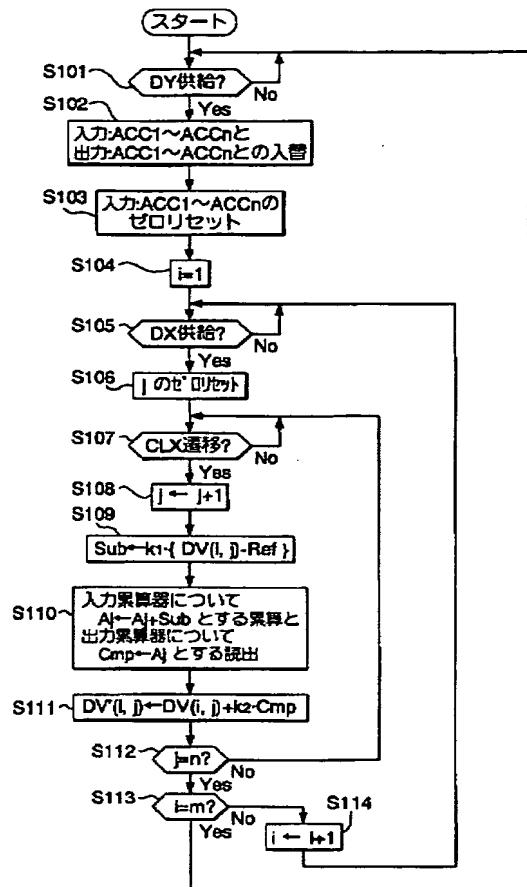


【図 3】

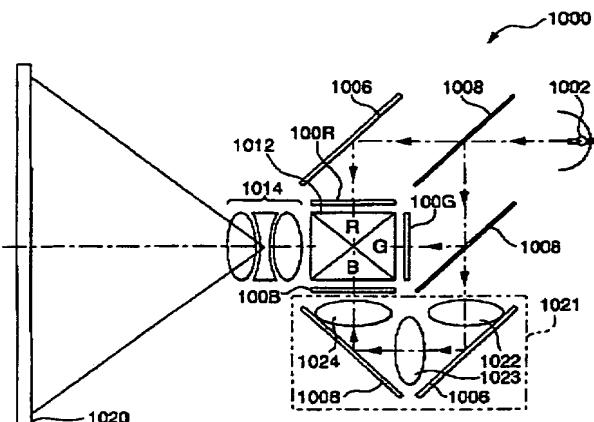


BEST AVAILABLE COPY

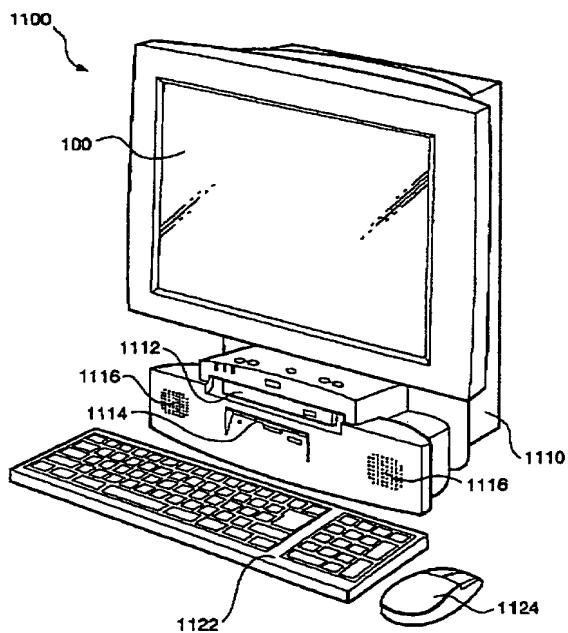
【図5】



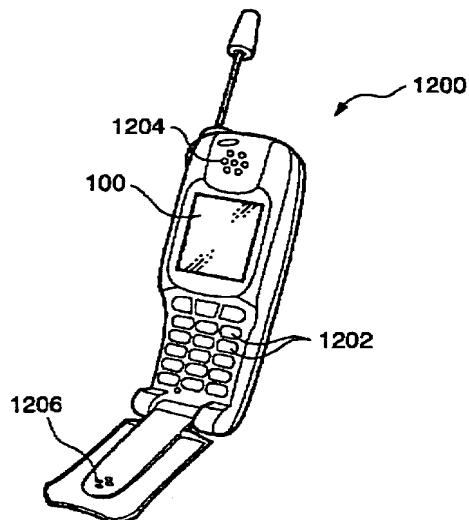
【図6】



【図7】

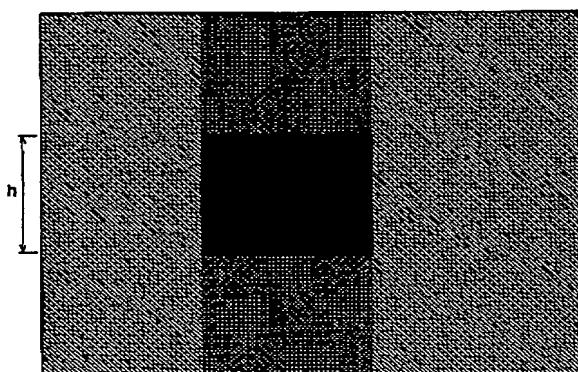


【図8】

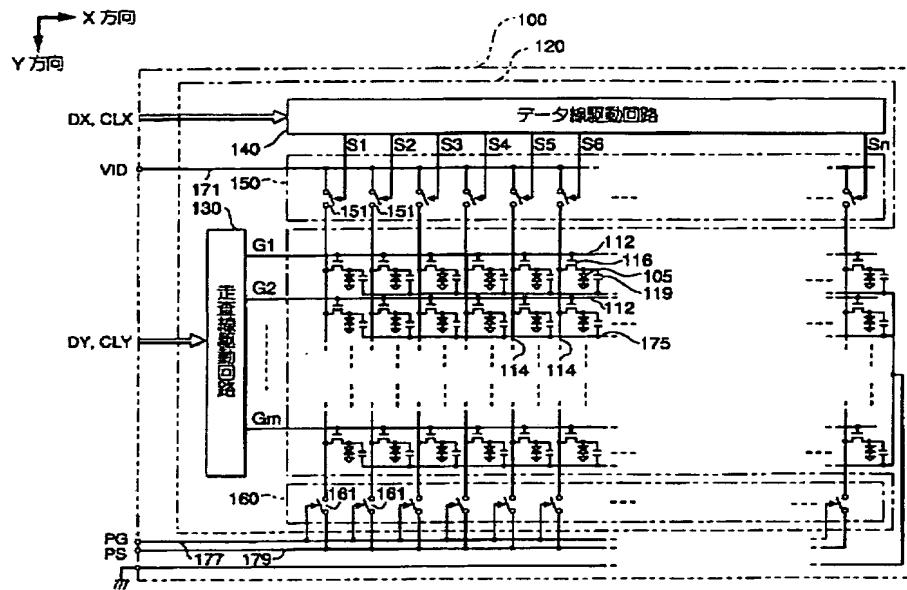


【図10】

水平走査方向(X方向)
垂直走査方向(Y方向)



【図9】



フロントページの続き

F ターム(参考) 2H093 NC16 NC24 NC34 NC62 ND15
 NF05 NF13
 5C006 AA01 AA16 AC09 AC21 AC28
 AF42 AF45 AF46 AF51 AF52
 AF53 AF54 AF64 AF83 BB16
 BC13 BC16 BC20 BF14 BF22
 BF24 BF28 EC11 FA21 FA36
 5C080 AA10 BB05 DD10 EE28 FF11
 JJ02 JJ04 JJ07

BEST AVAILABLE COPY